

# ハードウェア構成法 中間テスト [問題 2] 答案

東京大学 教養学部 2 年 小泉賢一 (540409F)

## 問題

6bit 整数  $C = [c_5, c_4, c_3, c_2, c_1, c_0]$  があって、 $C \times C$  の最上位 2bit を求める。

## 答案

6bit 整数 (-32 ~ +31) を二乗すると (0 ~ 1024) になるので、答えを 11bit の正数 (0 ~ 2047) で表すことにする。答えを  $M = [m_{10}, m_9, m_8, \dots, m_1, m_0]$  とおく。  $m_{10}$  と  $m_9$  を求めればよい。

### $m_{10}$ および $m_9$ が立つ条件

以下に  $C$  と  $M$  の対応表を示す。

$C$	正のビットパターン	負のビットパターン	$M$	$M$ のビットパターン	$m_{10}$	$m_9$
$\pm 32$	なし	100000	1024	10000000000	1	0
$\pm 31$	011111	100001	961	01111000001	0	1
$\pm 30$	011110	100010	900	01110000100	0	1
...	...	...	...	...	0	1
$\pm 23$	010111	101001	529	01000010001	0	1
$\pm 22$	010110	101010	484	00111100100	0	0
...	...	...	...	...	0	0
$\pm 1$	000001	111111	1	00000000001	0	0
0	000000	なし	0	00000000000	0	0

表 1  $C$  と  $M$  の対応表と、それぞれのビットパターン

すると、 $m_{10}$  は  $C = -32$  のときのみ、 $m_9$  は  $\sqrt{2^9} = 22.6\dots$  より、 $-31 \leq C \leq -23$  または、 $23 \leq C \leq 31$  のときに立つことがわかる。

これにより、 $m_{10}$  は  $c_5 \overline{c_4} c_3 c_2 c_1 c_0$  であり、これを後に回路が書きやすいように、 $\overline{(c_5 + c_4 + c_3)} + (c_2 + c_1 + c_0)$  としておく。

また、 $m_9$  が立つ場合の真理値表は、

$c_5$	$c_4$	$c_3$	$c_2$	$c_1$	$c_0$	$c_5$	$c_4$	$c_3$	$c_2$	$c_1$	$c_0$
0	1	0	1	1	1	1	0	0	0	0	1
0	1	1	0	0	0	1	0	0	0	1	0
0	1	1	0	0	1	1	0	0	0	1	1
0	1	1	0	1	0	1	0	0	1	0	0
0	1	1	0	1	1	1	0	0	1	0	1
0	1	1	1	0	0	1	0	0	1	1	0
0	1	1	1	0	1	1	0	0	1	1	1
0	1	1	1	1	0	1	0	1	0	0	0
0	1	1	1	1	1	1	0	1	0	0	1

となり、これを論理圧縮すると、

$c_5$	$c_4$	$c_3$	$c_2$	$c_1$	$c_0$
0	1	-	1	1	1
0	1	1	-	-	-
1	0	1	0	0	-
1	0	0	1	-	-
1	0	0	-	1	-
1	0	0	-	-	1

ゆえに、

$$\begin{aligned}
 m_9 &= \overline{c_5}c_4c_2c_1c_0 + \overline{c_5}c_4c_3 + c_5\overline{c_4}c_3\overline{c_2}c_1 + c_5\overline{c_4}c_3(c_2 + c_1 + c_0) \\
 &= (\overline{c_5}c_4)(c_2c_1c_0) + (\overline{c_5}c_4c_3) + (c_5c_3)(\overline{c_4}c_2c_1) + \overline{(c_5 + c_4 + c_3)} + \overline{(c_2 + c_1 + c_0)}
 \end{aligned}$$

### 回路図

上で求めた  $m_{10}, m_9$  の式をもとにして、回路を構成すると図 1 のようになる。

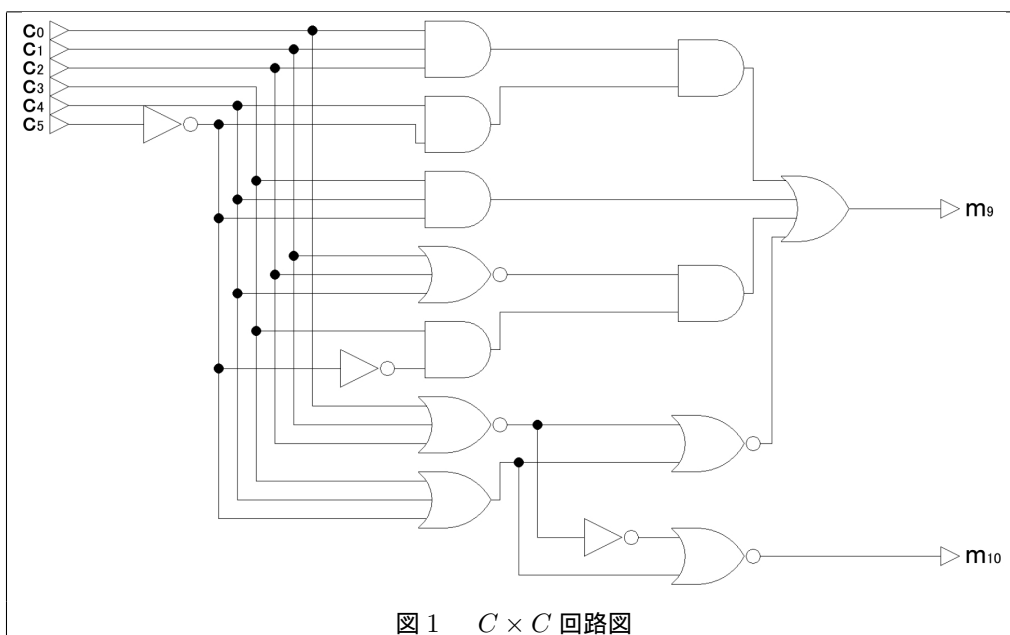
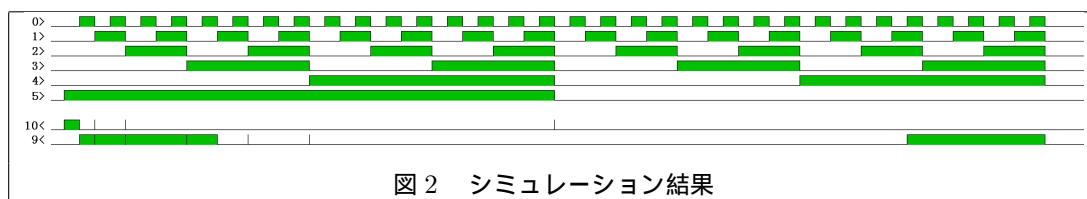


図 1  $C \times C$  回路図

$c_5$  が入力される 4 ゲートのうち、3 つのゲートで  $\overline{c_5}$  が要求されているので、初めに NOT ゲートを入れた。ちなみに、 $m_9$  を出力するための 4 入力 OR ゲートの入力のうち、一番遅延の少ない上から 2 番目のものは、 $C = +24 \sim +31$  のときに立って  $m_9$  も立つ。すなわち  $C$  が正のときに  $m_9$  が立つ場合は、たいていここを通過している。

## 出力確認

図 2 は  $C$  が -32 から 31 まで 1 つずつ増えていったときの、 $m_9$  と  $m_{10}$  の出力をシミュレートしたものである。確かに表 1 に従っている。



以上