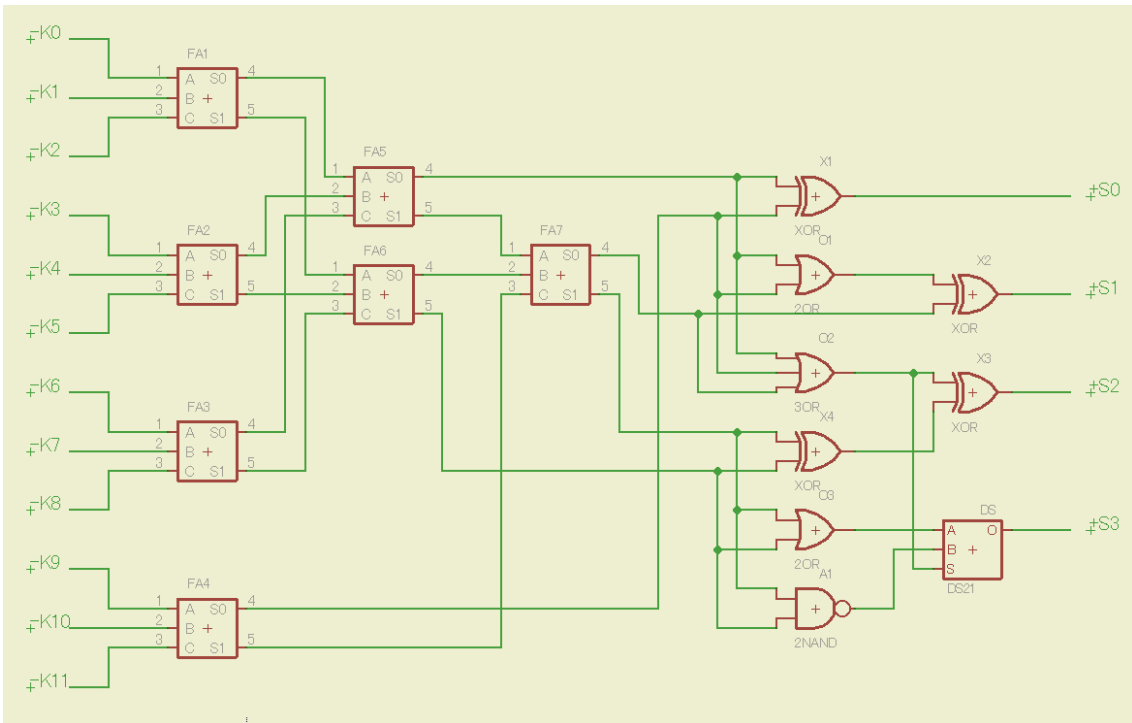


各桁の項数が1, 1, 1, 2なのでインクリメンタが使えます。回路は少し簡単になり、動作速度も上がります。

●負論理のまま加算+演算回路を最適化

NOTしてから加算する部分は真理値表を書いて回路を簡略化することができます。

この手の論理圧縮はCADにはできない職人技ですが、労力のわりにメリットは少ないので暇なときに楽しんでください。



問題2 Aは3ビットの正数 $[a_2, a_1, a_0]$

Bは4ビットの整数 $[b_3, b_2, b_1, b_0]$

Cは4ビットの整数 $[c_3, c_2, c_1, c_0]$

について次の値 $P = [p_6, p_5, p_4, p_3, p_2, p_1, p_0]$ を計算する回路を示してください。

$$P = A - (B \times C)$$

Aの変域 0～7

Bの変域 -8～+7

Cの変域 -8～+7

Pの変域 -64～+63、答は7ビットの整数になります。

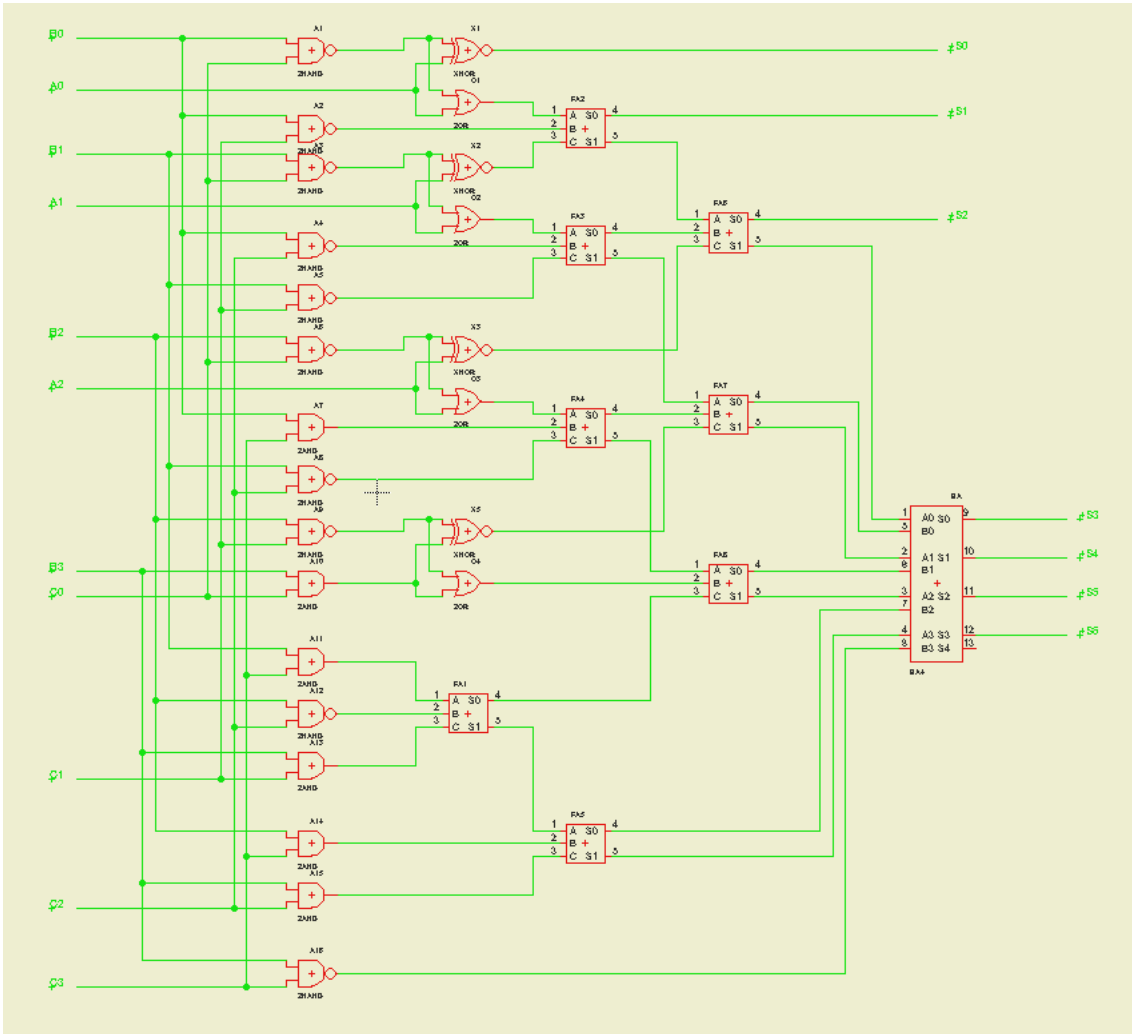
説明 演算回路で頻出する積和算回路を作るという問題です。16個の積項を発生させて。各項が正の数の場合は正論理、負の数の場合は負論理で加算します。変数にすべて0を代入して演算結果が0になるようにオフセットの定数を決めます。

解答 まず各桁の項数を2以下にするためにワラスツリーを作ります。

| | 64の桁 | 32の桁 | 16の桁 | 8の桁 | 4の桁 | 2の桁 | 1の桁 |
|-----|------|------|------|-----|-----|-----|-----|
| 変数項 | 1 | 2 | 3 | 4 | 4 | 3 | 2 |
| 定数 | 0 | 0 | 0 | 1 | 1 | 1 | 1 |
| 項数 | 1 | 2 | 3 | 5 | 5 | 4 | 3 |
| | 1 | 3 | 2 | 4 | 4 | 3 | 1 |
| | 2 | 1 | 3 | 3 | 3 | 1 | 1 |
| | 2 | 2 | 2 | 2 | 1 | 1 | 1 |

正数は正論理、負数の負論理にすると必要な定数は“0001111”、を足してFA2段で各桁の項数は2以下になります。

下位の3ビットはそのまま答になります。上位4ビットはバイナリアダーで加算します。



この問題は回路規模のわりにまぎれの余地が少ないので、これがそのまま解答になります。整数の積算をしてから引き算とか、正数の積算をして符号を合わせてから引き算とかいろいろバリエーションが考えられますが、概ね改悪になります。CADで最適解が求めにくい問題です。

ご苦労様でした。